

PICTURE TRANSMITTER

Patent Number: JP3241993
Publication date: 1991-10-29
Inventor(s): OGURA KOJI; others: 01
Applicant(s):: MITSUBISHI ELECTRIC CORP
Requested Patent: JP3241993
Application Number: JP19900038017 19900219
Priority Number(s):
IPC Classification: H04N11/04 ; H04N1/387 ; H04N1/40 ; H04N1/41 ; H04N1/417 ; H04N5/272 ; H04N7/137 ; H04N9/75
EC Classification:
Equivalents:

Abstract

PURPOSE: To improve the efficiency of information transmission by devising the picture transmitter such that a background picture with a low value or undesired of transmission as information is replaced into an optional background picture decided in advance by a sender as the preprocessing of input picture coding.

CONSTITUTION: When a chromakie signal 25 is outputted, a control circuit 26 output a switching control signal 27 to a background synthesizer 24. Then a background changeover circuit 40 is activated and a background memory 41 is selected and in other case, a signal input terminal is selected. Thus, an optional picture for background synthesis is stored in the background memory 41 and when a switching control signal 27 representing the background part is inputted simultaneously to the background synthesizer 24, a preset background picture is used to replace the background of the input picture and the resulting signal is sent. Thus, the background is replaced into an optional background picture.

Data supplied from the esp@cenet database - I2

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-241993

⑬ Int. Cl.⁵

H 04 N 11/04
1/387
1/40
1/41
1/417
5/272
7/137
9/75

識別記号

庁内整理番号

A 7033-5C
8839-5C
G 9068-5C
8220-5C
8220-5C
8942-5C
Z 6957-5C
7033-5C

⑬ 公開 平成3年(1991)10月29日

審査請求 未請求 請求項の数 1 (全6頁)

⑭ 発明の名称 画像伝送装置

⑮ 特 願 平2-38017

⑯ 出 願 平2(1990)2月19日

⑰ 発 明 者 小 倉 康 二 神奈川県鎌倉市大船5丁目1番1号 三菱電機株式会社通
信システム研究所内

⑰ 発 明 者 村 上 篤 道 神奈川県鎌倉市大船5丁目1番1号 三菱電機株式会社通
信システム研究所内

⑱ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑲ 代 理 人 弁理士 吉田 研二 外2名

明 細 書

1. 発明の名称

画像伝送装置

2. 特許請求の範囲

入力信号の色差信号の画素値から予め記憶した背景の色差情報を減算する減算回路を有し、この減算回路の出力を予め決められたしきい値と比較して入力信号の背景領域を検出する背景検出器と、背景検出器により検出された背景領域を示す制御信号を発する制御回路と、制御回路により発せられた制御信号に応じて、背景検出器が出力した背景領域を予め記憶されている背景画像に切り換える背景合成器と、この背景合成器の出力を可変長符号化する可変長符号化器と、この可変長符号化器の出力を一時記憶して伝送ビットレートに速度整合をとって伝送するバッファとを備える画像伝送装置。

3. 発明の詳細な説明

【産業上の利用分野】

本発明は、画像伝送装置、特に、背景画像を予

め決めた任意な画像と切り換えて伝送する画像伝送装置に関する。

【従来の技術】

第5図は、例えば特開昭57-157696号公報に示された従来の画像伝送装置のブロック図である。

図において、信号入力端子(1)は差分回路(3)及び(5)に接続されており、この差分回路(3)及び(5)にはフレームメモリ(2)及び(4)がそれぞれ接続されている。

差分回路(3)及び(5)は、共に差分比較回路(6)に接続されている。差分回路(3)及び(5)は更に切り換え回路(7)に接続されており、差分回路(5)及び差分比較回路(6)は切り換え回路(8)に接続されている。

切り換え回路(7)は量子化回路(9)、可変長符号化回路(11)、多重化回路(13)、バッファメモリ(14)、データ出力端子(15)に順次接続されている。また、量子化回路(9)及び切り換え回路(8)は、加算回路(10)に

接続されており、加算回路(10)は、フレームメモリ(2)及び(4)に接続されている。

また、制御信号発生回路(12)は、多重化回路(13)に接続されている。

更に、この図においては、制御回路(19)が設けられており、この制御回路(19)は多重化回路(13)及び切り換え回路(7)、(8)に接続されている。

制御回路(19)は、フレームメモリ(2)に接続されている。

更に、差分比較回路(6)は、絶対値回路(16)及び(17)と比較回路(18)から構成されている。前述の差分回路(3)及び(5)は、それぞれ絶対値回路(16)及び(17)に接続されており、絶対値回路(16)及び(17)は、共に比較回路(18)に接続され、比較回路(18)は、切り換え回路(7)、(8)及び多重化回路(13)に接続されている。

また、フレームメモリ(2)は、差分回路(3)に接続されるメモリ部(20)とメモリ部(20)

路(18)の出力が“1”の時に差分回路(3)を量子化回路(9)に接続し、“0”の時に差分回路(5)を接続する。制御回路(19)の出力が“1”のときには切り換え回路(7)、(8)ともに最優先的に差分回路(3)及びフレームメモリ(2)をそれぞれ量子化回路(9)及び加算回路(10)に接続する。

切り換え回路(7)の出力は、量子化回路(9)において所定の量子化特性に基づいて量子化され、加算回路(10)、可変長符号化回路(11)において所定の符号化を施され多重化回路(13)に供給される。多重化回路(13)は比較回路(18)及び制御回路(19)の出力に基づき、可変長符号化回路(11)及び制御信号発生回路(12)の出力を多重化する。制御回路(19)の出力が“1”になった時、多重化回路(13)は、その立上がり時点で制御信号発生回路(12)の出力の内、フレームメモリ(2)の書き換えを表わす信号を送出する。

さらに多重化回路(13)は、比較回路(18)

の入力端に設けられた切り換え回路(21)から構成されている。制御回路(19)はこの切り換え回路(21)に接続されており、切り換え回路(21)は加算回路(10)に接続されている。

このような従来装置において、信号入力端子(1)から入力されるディジタル化された画像信号は差分回路(3)、(5)に供給される。両差分回路(3)、(5)はこの入力信号から夫々接続されているフレームメモリ(2)、(4)の出力を引き、その差分値を切り換え回路(7)及び差分比較回路(6)へ供給する。

この差分比較回路(6)では、差分回路(3)、(5)から供給される信号に対する絶対値を絶対値回路(16)、(17)において作成し、比較回路(18)において両絶対値の大きさを比較する。比較回路(18)の出力は、絶対値回路(16)の出力の方が小さい時または等しい時“1”となり、その他の時“0”となる。この出力は、切り換え回路(7)、(8)及び多重化回路(13)へ出力される。切り換え回路(7)は比較回

の出力が変化した時、その立上がり時点又は立下がり時点で、夫々立上がり、立下がりの状態にあることを表す信号を制御信号発生回路(12)の出力の中から選択して送出的。他の時は、可変長符号化回路(11)の出力を送出する。バッファメモリ(14)は、多重化回路(13)から不均一に供給されるデータを一時記憶し、データ出力端子(15)に出力する。

フレームメモリ(2)は、メモリ部(20)と切り換え回路(21)より成る。フレームメモリ(2)は、背景画像の書き込みに係るメモリであり、これに対して背景画像を予め書き込む際には、制御回路(19)が“1”を発し、これに応じ、切り換え回路(21)が切り換えられて、加算回路(10)がメモリ部(20)に接続される。従って、加算回路(10)からの出力によりメモリ部(20)の内容が書き替えられる。

背景画像をメモリ部(20)に書き込んだ後には、制御回路(19)は“0”を発し、これに応じ、切り換え回路(21)が切り換えられ、メモリ

部(20)の入出力端が閉路状に接続される。これによってメモリ部(20)の内容が保持される。即ち、制御回路(19)は例えば背景画像のみをフレームメモリ(2)に書き込みたい時に所定の期間“1”となり、フレームメモリ(2)への書き込み終了後に“0”にされる。このことによりフレームメモリ(2)には背景画像が書き込まれ、以後、通信中には当該背景画像が保持される。

〔発明が解決しようとする課題〕

従来の画像伝送装置は、以上のような構成であったため、人物情報に対して比較的画質の低い背景情報を実写のまま伝送しなければならず、また、送信者が受信者に対して背景の様子を知られたくない場合にも背景を変える方法がないなどの要解決課題が存在していた。

この発明は、かかる課題を解決するためなされたもので、必要度の低い背景部分を、任意の背景画像に置き換えることのできる画像伝送装置を得ることを目的とする。

〔課題を解決するための手段〕

第1図には、本発明の一実施例に係る画像伝送装置の構成が示されている。

この図においては、信号入力端子(1)は背景検出器(23)、背景合成器(24)、差分回路(3)、符号化器(29)、切り換え回路(31)、可変長符号化器(32)、バッファ(14)及びデータ出力端子(15)に順次接続されている。また、背景検出器(23)は制御回路(26)に接続されており、この制御回路(26)は、背景合成器(24)及び制御信号発生回路(12)に接続されている。制御信号発生回路(12)は、切り換え回路(31)に接続されている。また、差分回路(3)は、フレームメモリ(2)及び加算回路(10)に接続されており、加算回路(10)は、フレームメモリ(2)に接続されている。一方で、符号化器(29)は、復号化器(30)を介して加算回路(10)に接続されている。加算回路(10)は、フレームメモリ(2)に接続されている。

次に、この図に示される装置の動作について説

この発明による画像伝送装置は、入力信号の色差信号の画素値から予め記憶した背景の色差情報を減算する減算回路を含み、入力信号からその背景領域のみを検出する背景検出器と、背景検出器により検出された背景領域を示す制御信号を発生する制御回路と、制御回路により発生された制御信号に応じて、背景検出器によって検出された背景領域を予め決められた任意の画像に置換する背景合成器と、を有する。

〔作用〕

この発明の画像伝送装置によれば、入力画像から検出した背景領域に、任意の画像を嵌め込んで伝送するものとなるので伝送者が知られたくない背景情報を除去したり、あるいは受信者に好印象を与える背景とする等、送信者が予め決めた任意の背景画像を伝送できるものとなる。

〔実施例〕

次に、第1図から第4図に示すこの発明による一実施例によって、この発明を更に詳細に説明する。

明する。

第1図において、信号入力端子(1)よりの入力画像信号(22)は、背景検出器(23)を介して背景合成器(24)に与えられる。この背景合成器(24)は、背景検出器(23)よりのクロマキー信号(25)に基づいて制御回路(26)が発する切り換え制御信号(27)によって切り換えられる。この切り換えにより、背景合成器(24)は、背景が入力画像信号(22)とは異なるものにおきかえられた合成画像信号(28)を出力する。

ここで、背景検出器(23)及び背景合成器(24)の構成及び動作について詳細に説明する。

第2図には、背景検出器(23)の構成が示されており、この図に示される背景検出器(23)は、信号入力端子(1)から入力画像信号(22)を取り込むA/D変換器(33)とこのA/D変換器(33)に接続されたY/C分離回路(34)が示されている。このY/C分離回路(34)の出力端は、差分回路(36)に接続されており、

この差分回路(36)にはしきい値設定回路(35)が接続されている。差分回路(36)の出力は、絶対値回路(37)、比較器(38)、クロマキー信号発生器(39)に順次接続されている。一方、第3図には背景合成器(24)の構成が示されており、この図に示される背景合成器(24)は、制御回路(26)からの切り換え制御信号(27)により切り換えられる背景切り換え回路(40)とこの背景切り換え回路(40)に接続される背景メモリ(41)とから構成されている。

次に動作について説明する。第1図において、背景を同一色に統一した入力画像信号(22)について、背景検出器(23)が背景部分を検出する。背景検出器(23)は走査線方向にスキャンして色差信号のゼロに近いレベルにより、背景部分を判定して、背景部分ではクロマキー信号(25)を制御回路(26)に出力する。クロマキー信号(25)を受けた制御回路(26)は、背景合成器(23)に対して背景を識別する切り換え制御信号(27)を出力する。背景合成器(24)

は切り換え制御信号(27)により、入力画像の背景部分に予め記憶した画像を嵌め込み、合成画像信号(28)を作成する。合成画像信号(28)と、フレームメモリ(2)に記憶された前符号化データ(42)と、の差分は、差分回路(3)にて求められる。差分信号(43)は符号化器(29)にて符号化され、この符号化データ(44)は復号化器(30)と可変長符号化器(32)へ出力される。復号化器(30)においては、符号化データ(44)が復号され、この結果得られる復号化データ(45)は前符号化データ(42)と加算器(10)にて加算される。このようにして加算器(10)にて加算された局部復号データ(46)は、次のフレームの符号化に用いるためフレームメモリ(2)に記憶される。

また、符号化データ(44)は、切り換え回路(31)を介して可変長符号化回路(32)に供給される。可変長符号化回路は、従来例と同様に符号化を行い、可変長符号化信号(48)をバッファ(14)に出力する。バッファ(14)は可

変長符号化信号(48)を一時記憶して伝送ビットレートに速度整合をとってデータ出力端子(15)から外部に出力する。

次に、第2図において、背景検出器(23)の動作を説明する。アナログの入力画像信号(22)は、A/D変換器(33)にてデジタル信号(49)に変換される。デジタル信号(49)はY/C分離回路(34)にて輝度信号(50)と色差信号(51)に分離される。さらに、色差信号(51)と、固定値信号(52)と、の差分が差分器(36)にて求められる。固定値信号(52)とは、予め設定された背景の色差信号(51)と同レベルの大きさのしきい値を持ったしきい値設定器(35)から出力される信号である。この差分信号(53)について、絶対値回路(37)にて絶対値が求められ、絶対値信号(54)が比較器(38)に出力される。比較器(38)は、絶対値信号(54)がゼロに近い時に、この絶対値信号(54)が背景部分を示していると思なししてクロマキー信号発生器(39)に対し

て制御信号(55)を出力する。制御信号(55)を受けたクロマキー信号発生器(39)は、背景部分についてクロマキー信号(25)を出力する。

このようにして、クロマキー信号(25)が出力されると、制御回路(26)は切り換え制御信号(27)を背景合成器(24)に出力する。すると、第3図に示す背景切り換え回路(40)が作動して、背景メモリ(41)側に切り換えられ、それ以外の場合は信号入力端子(1)側に接続される。

従って、背景メモリ(41)に、背景合成に用いる任意の画像、例えば風景画、宣伝向の社名入り画像、広告向けの商標入りの製品の画像等を予め記憶させておけば、背景部分を示す切り換え制御信号(27)が同時に背景合成器(24)に入力された場合に、予め設定した背景画像を入力画像の背景として入れ替え、信号として伝送することが可能になる。

この時の背景画像合成が第4図に示されている。ここで、クロマキー信号が“0”のとき、スキャ

ン位置は背景部分以外を示し、入力画像信号(22)はそのまま出力される。しかし、クロマキー信号が「1」のときは、スキャン位置は背景部分を示し、この場合には、背景メモリ(41)の出力信号に切り換えて画像出力されるので、入力画像の実際の背景は除去され、予め設定されている背景が入れ替わって伝送される。

【発明の効果】

この発明は、以上説明した通り、入力画像符号化の前処理として、情報として低値の低い、あるいは送信者の知られたくない背景画像を送信者が予め決めた任意の背景画像に置き換える構造としたことにより、単純な背景とすることもでき、情報を伝送する上で効率の良い装置が得られる効果がある。

4. 図面の簡単な説明

第1図はこの発明の一実施例による画像伝送装置のブロック図、第2図はこの発明の一実施例による背景検出器のブロック図、第3図は同じくこの発明の一実施例による背景合成器のブロック図、

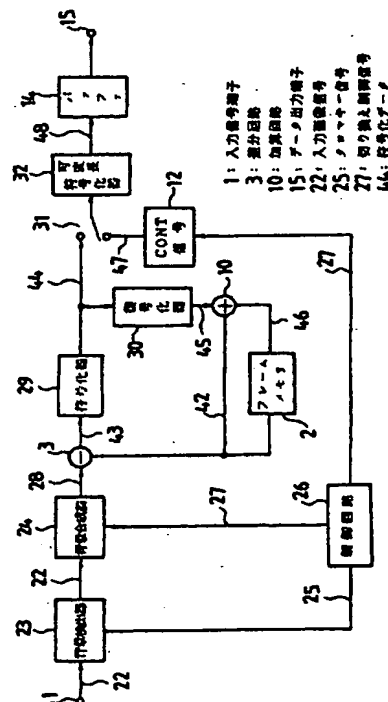
第4図はこの発明による背景合成の説明図、第5図は従来の画像伝送装置のブロック図である。

なお、図中(1)は信号入力端子、(2)、(4)はフレームメモリ、(3)、(5)は差分回路、(9)は量子化回路、(10)は加算回路、(11)は可変長符号化回路、(12)は制御信号発生回路、(13)は多重化回路、(14)はバッファメモリ、(15)はデータ出力端子、(16)、(17)は絶対値回路、(18)は比較回路、(19)は制御回路、(20)はメモリ、(21)は切り換え回路、(22)は入力画像信号、(23)は背景検出器、(24)は背景合成器、(25)はクロマキー信号、(26)は制御回路、(27)は切り換え制御信号、(28)は合成画像信号、(29)は符号化器、(30)は復号器、(31)は切り換え回路、(32)は可変長符号化器、(33)はA/D変換器、(34)はY/C分離回路、(35)はしきい値設定器、(36)は差分回路、(37)は絶対値回路、(38)は比較器、(39)はクロマキー信号発

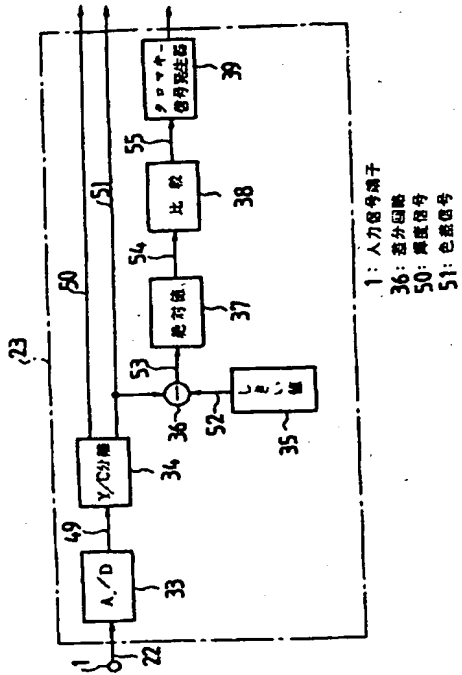
生器、(40)は背景切り換え回路、(41)は背景メモリ、(42)前符号化データ、(43)差分信号、(44)は符号化データ、(45)は復合化データ、(46)は局部復号化データ、(47)は識別信号、(48)は可変長符号化信号、(49)はデジタル信号、(50)は輝度信号、(51)は色差信号、(52)は固定値信号、(53)は差分信号、(54)は絶対値信号、(55)は制御信号である。

なお、図中同一符号は同一又は相当部分を示す。

代理人 弁理士 吉 田 研 二
(外2名)

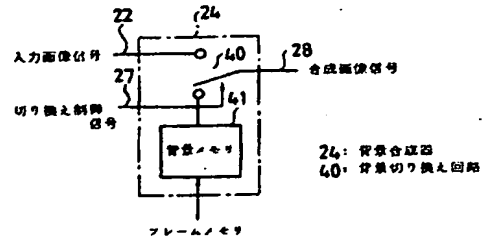


実施例のブロック図



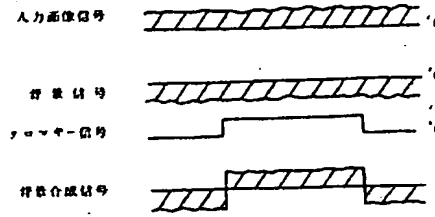
実施例による背景換出器のブロック図

第2図



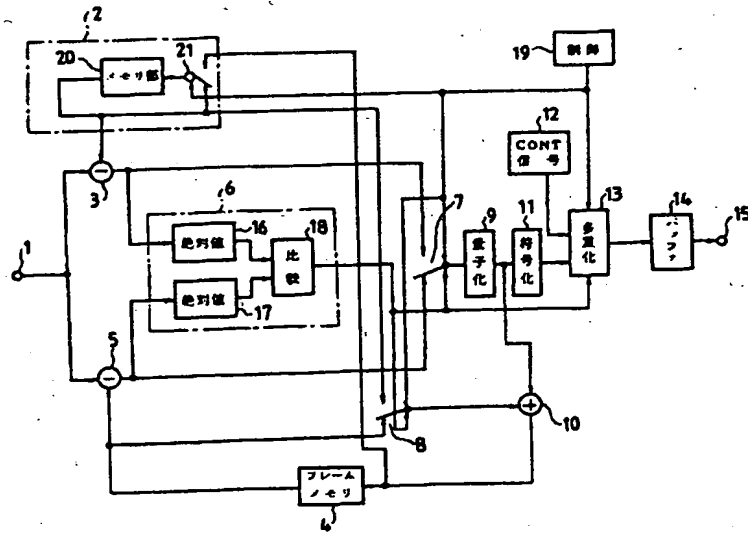
実施例による背景合成器のブロック図

第3図



背景合成の説明図

第4図



従来例のブロック図

第5図